

Elettronica 1 – Ingegneria Biomedica

Es. 1

Si consideri il circuito riportato in Figura 1. Si supponga che l'amplificatore operazionale sia ideale ($A \rightarrow \infty$, $Z_{in} \rightarrow \infty$, $Z_{out} = 0$).

- a) Si determini la funzione di trasferimento tra la tensione di ingresso e la tensione di uscita e si disegni il diagramma di Bode del modulo.
- b) Dimensionare le resistenze affinché la frequenza dello zero sia 500Hz ed il modulo del guadagno ad alta frequenza sia pari a 20. $C1 = 3,54nF$, $R3 = 200k\Omega$.
- c) Calcolare il Valore del Gloop in continua supponendo che il guadagno in continua dell'operazionale sia pari a 100dB.
- d) Si supponga di avere in ingresso una sinusoide a frequenza $f = 100kHz$: di quanto viene amplificata? Di quanto viene invece amplificato l'offset? Confrontare i due guadagni e commentare il risultato ottenuto.

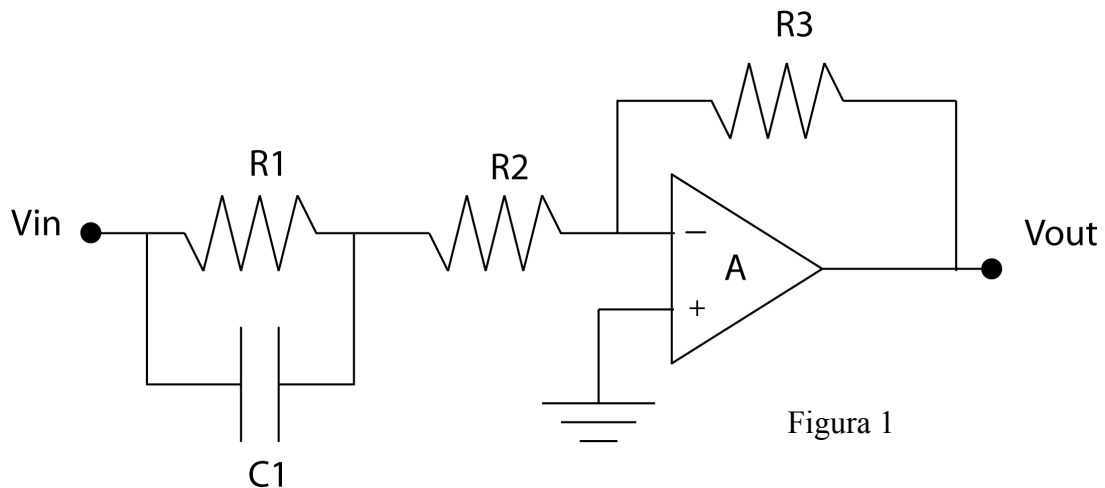


Figura 1

Es. 2

Si consideri il circuito in figura 2 alimentato dal segnale V_{in} mostrato nella medesima figura. Si supponga il condensatore inizialmente scarico. Disegnare su un grafico quotato l'andamento dell'uscita in funzione del tempo.

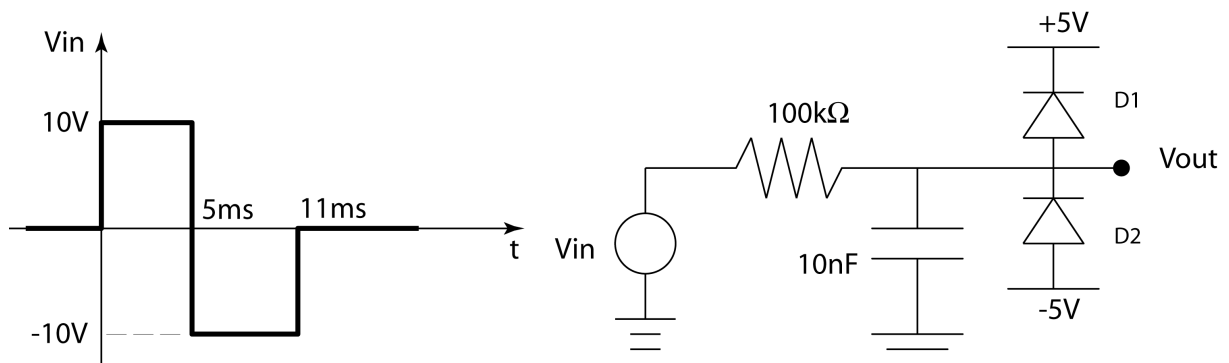
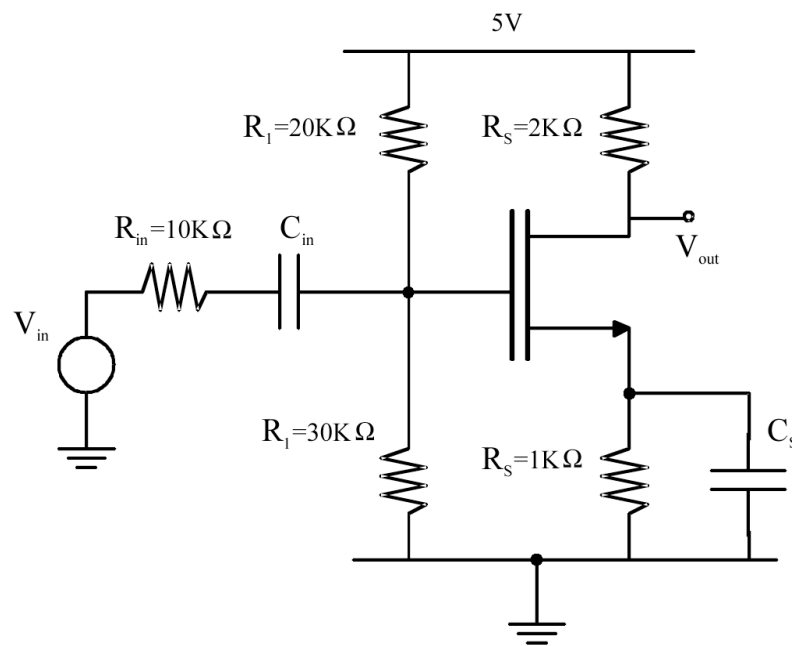


Figura 2

Es. 3 Si consideri il circuito in figura con il MOSFET avente le seguenti caratteristiche: $V_T=1V$, $k=1/2\mu C_{ox}W/L = 1mA/V^2$. Si determini:

- 1) la polarizzazione del circuito (tensioni a tutti i nodi e correnti in tutti i rami, in assenza di segnale) e la zona di funzionamento del transistor (triangolo/saturazione) giustificando la risposta;
- 2) il guadagno V_{out}/V_{in} a media frequenza (esaurito l'effetto di C_{in} e non ancora intervenuta C_s),
- 3) il guadagno V_{out}/V_{in} ad alta frequenza (esaurito l'effetto sia di C_{in} che di C_s),
- 4) il massimo segnale positivo (ad alta frequenza) applicabile a V_{in} senza che il MOSFET esca dalla zona di saturazione.



Es. 4

- a) Con riferimento al circuito riportato in Figura 4, si supponga che il segnale C sia il risultato della funzione logica rappresentata dalla tabella della verità. Il secondo blocco è un flip-flop tipo D. Si determini l'andamento dei segnali C e U in risposta ai segnali di ingresso A e B mostrati in figura.
- b) Facendo uso solo di porte logiche AND, OR e NOT, disegnare il circuito digitale che realizzi la funzione logica riportata nella tabella della verità del punto precedente.

A	B	C
0	0	0
1	0	1
0	1	1
1	1	0

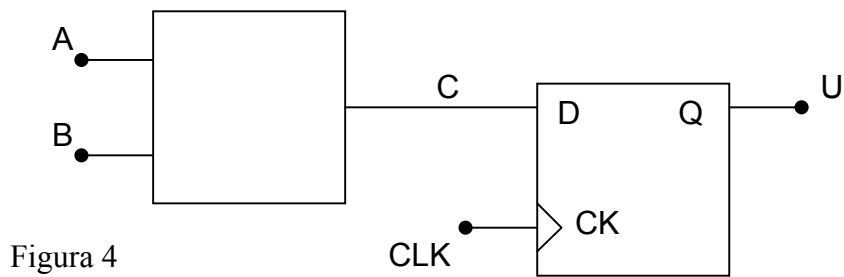


Figura 4

