

Esercizio 1

- Considerare l'amplificatore operazionale ideale; calcolare l'espressione ed il valore dei guadagni $G_1=V_{out}/V_1$ e $G_2=V_{out}/V_2$ a media frequenza (C corto circuito).
- Sempre considerando l'amplificatore operazionale ideale, disegnare il diagramma di Bode del modulo del guadagno $G_1(s)=V_{out}(s)/V_1(s)$.
- Si supponga ora che l'operazionale abbia una tensione di offset pari a $V_{os}=1mV$. Calcolare la corrispondente variazione di tensione in uscita.
- Sia V_2 una tensione costante pari a 200mV e sia V_1 un segnale sinusoidale con ampiezza $A_1=50mV$ e frequenza $f=100kHz$. Disegnare in un diagramma quotato l'andamento dell'ingresso V_1 e dell'uscita V_{out} .

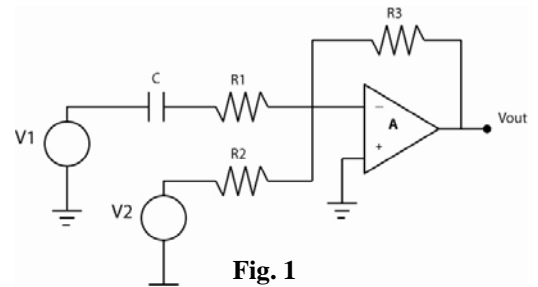


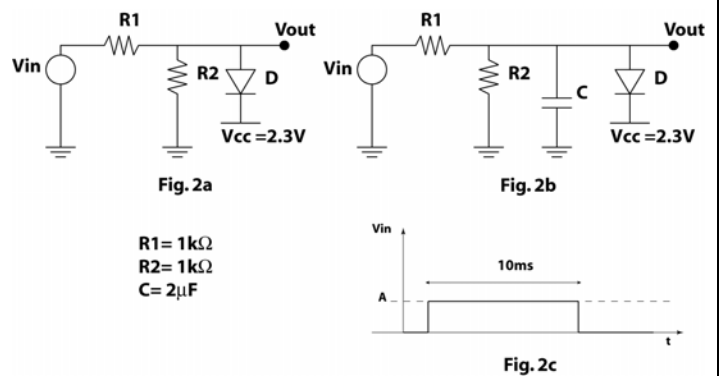
Fig. 1

$$R_1 = 5 \text{ k}\Omega \quad R_3 = 100 \text{ k}\Omega$$

$$R_2 = 10 \text{ k}\Omega \quad C = 20 \text{ nF}$$

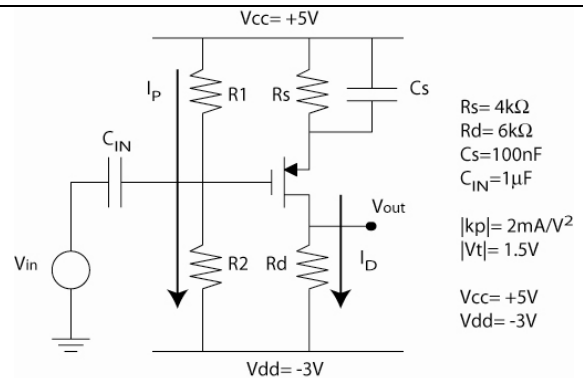
Esercizio 2

- Si consideri il circuito di figura 2a. Il segnale in ingresso sia sinusoidale con ampiezza 10 V e frequenza $f=50 \text{ Hz}$ ($V_{in}=10\sin(2\pi ft)$ espresso in Volt). Disegnare in un diagramma quotato l'andamento della tensione in uscita V_{out} e della corrente nella resistenza R_1 .
- Si consideri il circuito di figura 2b. Si applichi in ingresso il segnale rappresentato in figura 2c, avente ampiezza $A=5V$. Rappresentare in un diagramma quotato l'andamento temporale della tensione V_{out} .
- Si risponda alla stessa domanda del punto b), nel caso in cui sia $A=10V$



Esercizio 3

- Determinare R_1 ed R_2 affinché sia $I_D=500\mu A$ ed $I_p=80\mu A$. Determinare inoltre la polarizzazione del circuito (tensioni ai nodi)
- Determinare l'espressione e il valore del guadagno V_{out}/V_{in} a media frequenza (Cin corto circuito, Cs circuito aperto).
- Disegnare il diagramma di Bode del modulo del guadagno V_{out}/V_{in} , quotandone tutti i punti significativi.



Esercizio 4

Si consideri il circuito in fig 4a. Le porte logiche sono realizzate in tecnologia CMOS ed hanno tensione di alimentazione $V_{cc}=5V$.

- Scrivere la tabella delle verità per l'uscita OUT.
- Assumendo che le porte logiche presentino un ritardo di propagazione $t_p=10ns$, rappresentare in un diagramma quotato l'andamento temporale dei segnali C, D ed OUT, supponendo che sia $B=0$ ed A abbia l'andamento riportato in figura 4b.
- Calcolare la potenza dissipata dalla porta logica "3" supponendo $B=0$ ed A onda quadra con frequenza 1MHz. Si studino separatamente il caso in cui le porte logiche siano ideali ($t_p=0$) e quello in cui sia $t_p=10ns$. Si assuma che sull'uscita di ciascuna porta logica sia presente una capacità $C=2pF$ connessa verso massa.

