

Esercizio 1

Si consideri il circuito mostrato in Fig. 1, impiegante un amplificatore operazionale con guadagno in continua A_0 e frequenza del primo polo f_0 .

- Calcolare il guadagno ideale $G_{ID}(0)$ a bassa frequenza (C circuito aperto)
- Calcolare il guadagno d'anello $G_{LOOP}(s)$ e tracciarne il diagramma di Bode del modulo, quotandone tutti i punti significativi.
- Determinare l'effetto sull'uscita delle correnti di bias I_B , prima in assenza di R_3 (sostituire R_3 con un cortocircuito) e poi in sua presenza. Commentare il risultato ottenuto.

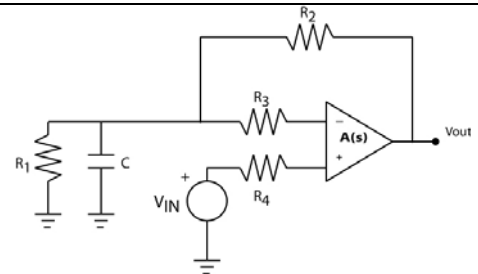


Fig. 1

$R_1=1k\Omega$ $R_4=100k\Omega$ $A_0=10^5$
 $R_2=100k\Omega$ $C_L=1nF$ $f_0=10Hz$
 $R_3=100k\Omega$ $I_B=100nA$

Esercizio 2

Si consideri il circuito mostrato in Fig. 2.a. Si assuma la tensione di ingresso pari a $V_{in}(t)=10V \cdot \sin(2\pi 100Hz t)$.

- Rappresentare in un diagramma quotato l'andamento della tensione sulla resistenza R_1 , prima in assenza del diodo e poi in sua presenza.
- Rappresentare in un diagramma quotato l'andamento della tensione V_{OUT} .

Si consideri ora il circuito in figura 2.b, a cui viene applicato il segnale ampio $A=10V$ rappresentato in figura 2.c. Il condensatore C è inizialmente scarico.

- Rappresentare in un diagramma quotato l'andamento della tensione V_{OUT} .

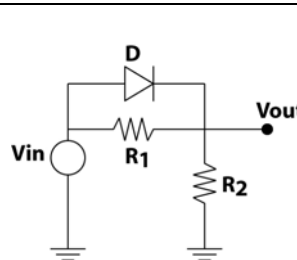


Fig 2.a

$R_1=1k\Omega$ $R_2=1k\Omega$
 $C=100\mu F$

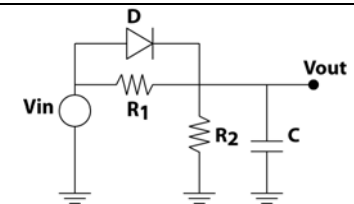


Fig 2.b



Fig 2.c

Esercizio 3

Si consideri il circuito mostrato nella Fig. 3. Il segnale di ingresso i_{in} ha un valore in continua pari a $0A$. Si consideri una alimentazione negativa V_{ss} pari a $-3V$.

- Determinare la polarizzazione del circuito (tensione su tutti i nodi e corrente in tutti i rami).
- Determinare il guadagno di transresistenza di piccolo segnale v_{out}/i_{in} a bassa frequenza (C aperto).
- Tracciare su un grafico quotato l'andamento della tensione V_{out} quando all'ingresso è applicato uno scalino di corrente ampio $100nA$.
- In assenza di segnale di ingresso ($i_{in}=0A$) determinare per quali tensioni V_{ss} il transistoro si mantiene in zona di saturazione.

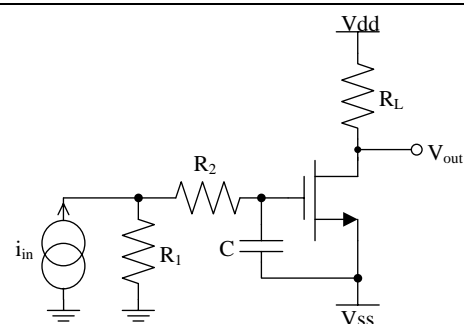


Fig. 3

$R_1=100k\Omega$ $R_L=10k\Omega$ $V_{dd}=5V$ $V_T=0.8V$
 $R_2=300k\Omega$ $C=2nF$ $k_n=100\mu A/V^2$

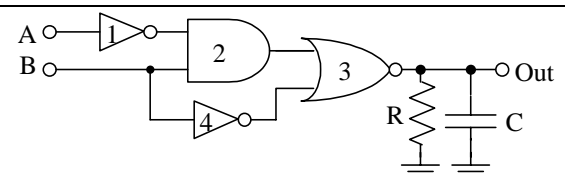
Esercizio 4

Le porte logiche del circuito mostrato nella figura 4 sono realizzate in tecnologia CMOS ed alimentate a $+3V$.

- Assumendo un tempo di propagazione delle porte pari a $t_p=15ns$, calcolare il ritardo di propagazione del circuito per la transizione $A=1, B=0 \rightarrow A=1, B=1$ e per la transizione $A=1, B=0 \rightarrow A=0, B=1$.

Si consideri ora su ogni ingresso delle porte logiche una capacità di $C_i=0.25pF$.

- Nel caso in cui l'ingresso B è costante al valore alto e A è connesso ad un clock di frequenza $10MHz$, calcolare la potenza complessivamente dissipata dal circuito specificando il contributo di ciascuna porta (si trascurino i ritardi di propagazione delle porte).



$R=10k\Omega$
 $C=10pF$

Fig. 4

Avvertenze:

- Nello svolgimento degli esercizi si riportino tutti i passaggi intermedi rilevanti dal punto di vista concettuale e non solo i risultati finali.
- Non è consentito l'uso di appunti, libri, personal computers, strumentazione wireless e sistemi di telecomunicazione di ogni tipo.