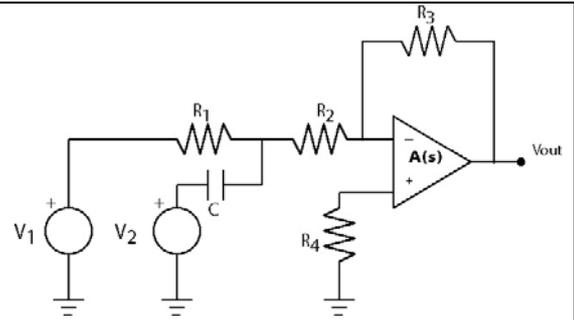


**Esercizio 1**

Si consideri il circuito mostrato in Fig. 1. Si assuma inizialmente l'amplificatore operazionale ideale.

- Determinare i trasferimenti  $V_{out}/V_1$  e  $V_{out}/V_2$  a bassa frequenza (C circuito aperto) ed alta frequenza (C corto circuito)..
- Tracciare il diagramma di Bode della funzione di trasferimento  $V_{out}/V_2$ .
- Studiare e valutare quantitativamente l'effetto sulla tensione di uscita delle correnti di bias  $I_B$  dell'amplificatore operazionale.
- Assumendo ora l'amplificatore operazionale con guadagno in continua  $A_0=10^6$  e frequenza del primo polo  $f_0=100\text{Hz}$ , rappresentare in un diagramma di Bode quotato l'andamento del guadagno d'anello  $G_{LOOP}$ . Indicare inoltre l'intervallo di frequenze in cui il guadagno  $V_{out}/V_2$  del circuito è approssimativamente indipendente dalla frequenza.



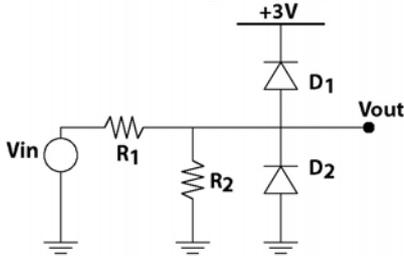
**Fig. 1**

$R_1=2.5k\Omega$       $R_4=1k\Omega$       $A_0=10^6$   
 $R_2=2.5k\Omega$       $C=100nF$       $f_0=100\text{Hz}$   
 $R_3=100k\Omega$       $I_B=100nA$

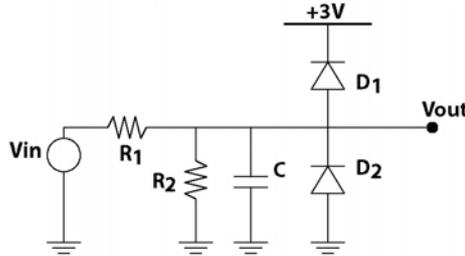
**Esercizio 2**

Si consideri il circuito mostrato in Fig. 2.a, in cui  $R_1=R_2=1k\Omega$ . Si assuma la tensione di ingresso  $V_{IN}(t)$  sinusoidale con ampiezza 10V e frequenza 1kHz cioè  $V_{IN}(t)=10V \sin(2\pi ft)$  con  $f=1\text{kHz}$ .

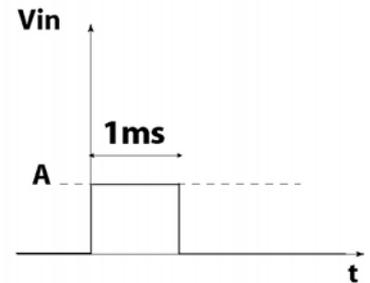
- Tracciare in un diagramma quotato l'andamento temporale della tensione  $V_{OUT}(t)$ .
  - Tracciare in un diagramma quotato l'andamento temporale della corrente nei diodi D1 e D2.
- Si consideri ora il circuito di Fig. 2.b in cui si è aggiunto un condensatore C di valore  $1\mu F$  in parallelo ad  $R_2$ . L'ingresso  $V_{IN}(t)$  ha ora l'andamento temporale di Fig. 2.c con  $A=10V$ .
- Tracciare in un diagramma quotato l'andamento temporale della tensione  $V_{OUT}(t)$  e della corrente nei diodi D1 e D2.



**Fig 2.a**



**Fig 2.b**



**Fig 2.c**

**Esercizio 3**

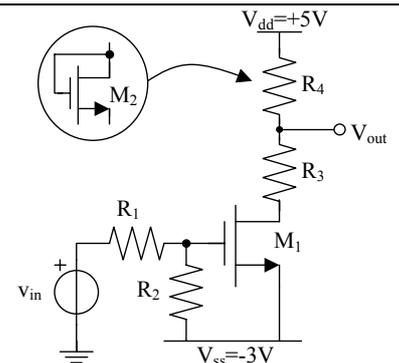
Si consideri il circuito mostrato nella Fig. 3 ignorando la presenza del transistor  $M_2$ .

- Determinare la polarizzazione del circuito (tensione su tutti i nodi e corrente in tutti i rami) in assenza di segnale ( $v_{in}=0V$ ).
- Calcolare il guadagno di piccolo segnale  $G=v_{out}/v_{in}$ .

Si sostituisca ora la resistenza  $R_4$  con il transistor  $M_2$ , collegando il terminale di source al nodo di uscita e i terminali di gate e drain alla tensione di alimentazione  $V_{dd}$ .

- Determinare la corrente circolante nel transistor  $M_2$  e la tensione di uscita  $V_{out}$ .
- Calcolare il nuovo guadagno di piccolo segnale  $G=v_{out}/v_{in}$ .

$R_1=60k\Omega$       $R_2=60k\Omega$       $V_T=0.5V$       $k_{n1}=450\mu A/V^2$   
 $R_3=1k\Omega$       $R_4=4k\Omega$       $k_{n2}=50\mu A/V^2$

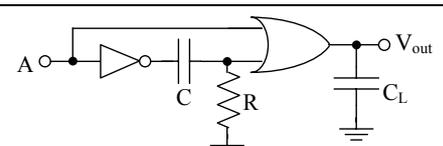


**Fig. 3**

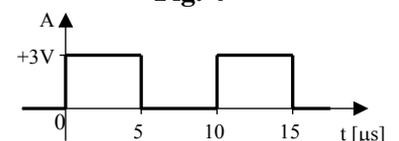
**Esercizio 4**

Le porte logiche del circuito mostrato nella figura 4 sono realizzate in tecnologia CMOS ed alimentate a +3V.

- Scrivere la tabella della verità del circuito.
- L'ingresso A abbia l'andamento temporale riportato nella fig. 5. Rappresentare in un diagramma quotato l'andamento della tensione ai capi della resistenza R e della tensione  $V_{out}$  assumendo nullo il ritardo di propagazione delle porte logiche.
- Sia A un clock con frequenza 10kHz. Determinare la potenza dissipata dalla porta logica OR.



**Fig. 4**



**Fig. 5**

$R=100k\Omega$       $C=5pF$       $C_L=50pF$

