

**Esercizio 1**

Si consideri il circuito mostrato in Fig. 1.

Si assuma inizialmente l'amplificatore operazionale ideale.

- Calcolare il valore assunto dall'uscita quando  $I_{IN}=1mA$  (costante).
- Tracciare il diagramma di Bode della funzione di trasferimento  $V_{OUT}/I_{IN}$ , quotando tutti i punti significativi.
- Studiare e valutare quantitativamente l'effetto sulla tensione di uscita delle correnti di bias  $I_B$  dell'amplificatore operazionale.

Si assuma ora l'amplificatore operazionale con guadagno in continua  $A_0=10^6$  e frequenza del polo  $f_0=10Hz$ .

- Rappresentare in un diagramma di Bode quotato l'andamento del guadagno d'anello  $G_{LOOP}$ . Indicare inoltre l'intervallo di frequenze in cui l'amplificatore è ben reazionato.

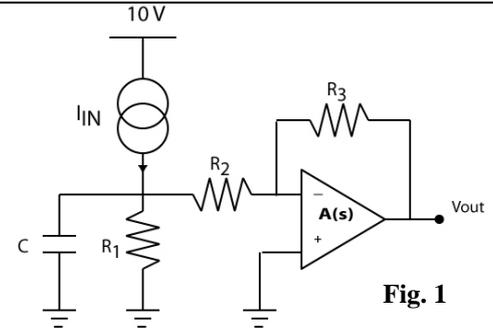


Fig. 1

$$R_1=3k\Omega \quad C=1nF \quad A_0=10^6$$

$$R_2=1k\Omega \quad f_0=10Hz$$

$$R_3=10k\Omega \quad I_B=100nA$$

**Esercizio 2**

Si consideri il circuito mostrato in Fig. 2.a, in cui  $R_1=3k\Omega$  e  $R_2=1k\Omega$ , a cui viene applicata la tensione  $V_{in}$  in Fig 2.b, con  $A=10V$ .

- Tracciare in un diagramma quotato l'andamento della tensione  $V_{out}$ .
- Tracciare in un diagramma quotato l'andamento della corrente nel diodo.

Si consideri ora il circuito mostrato in Fig. 2.c, in cui  $C=10nF$ , a cui viene applicata la tensione  $V_{in}$  in Fig 2.d, con  $A=10V$ .

- Tracciare in un diagramma quotato l'andamento della tensione  $V_{out}$ .

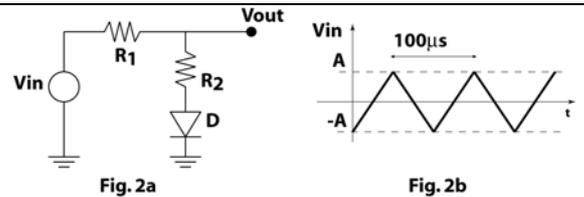


Fig. 2a

Fig. 2b

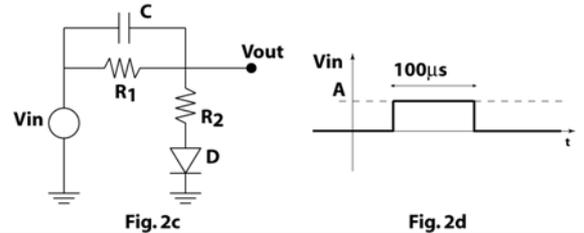


Fig. 2c

Fig. 2d

**Esercizio 3**

Si consideri il circuito mostrato nella Fig. 3.

- Determinare la polarizzazione del circuito (tensione su tutti i nodi e corrente in tutti i rami con  $v_{in}=0V$ ).
- Calcolare i guadagni di piccolo segnale  $G_D=v_D/v_{in}$  e  $G_S=v_S/v_{in}$  ad alta frequenza (C assimilabile ad un corto circuito).
- Calcolare i guadagni di piccolo segnale  $G_D=v_D/v_{in}$  e  $G_S=v_S/v_{in}$  a bassa frequenza (C assimilabile ad un circuito aperto).
- Tracciare il diagramma di Bode del modulo di  $G_D(s)$ , quotandone tutti i punti significativi.

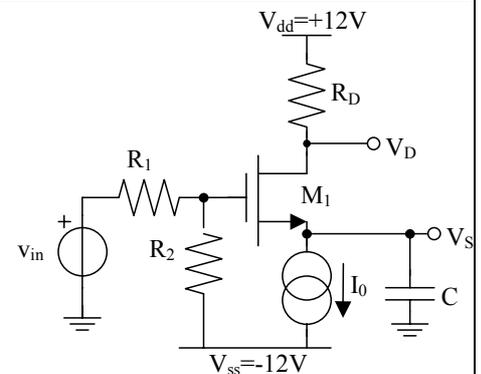


Fig. 3

$$V_T=0.8V \quad R_1=10k\Omega \quad R_2=20k\Omega$$

$$k_n=0.5mA/V^2 \quad R_D=6k\Omega \quad C=100nF$$

$$I_0=2mA$$

**Esercizio 4**

Le porte logiche del circuito mostrato nella figura 4 sono realizzate in tecnologia CMOS ed alimentate a  $V_{DD}=3V$ . Su ciascun ingresso di ogni porta logica è presente una capacità parassita verso massa  $C_{IN}$ . I tempi di propagazione delle porte logiche sono i seguenti:  $t_{pAND}=25ns$ ,  $t_{pOR}=12ns$ ,  $t_{pNAND}=10ns$ .

- Per ogni combinazione logica degli ingressi determinare il valore delle tensioni  $V_Y$  e  $V_{out}$ .
- Sia  $B=1$ . Rappresentare in un diagramma temporale quotato l'andamento di  $V_{out}$  in corrispondenza della transizione di A da 0 ad 1.
- Sia ora  $A=0$  e B un clock con frequenza 10MHz. Calcolare la potenza dissipata dalle porte logiche OR e NAND.

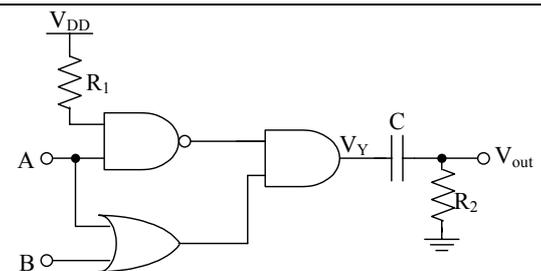


Fig. 4

$$R_1=R_2=10k\Omega \quad C=50pF$$

$$C_{IN}=1pF \quad V_{DD}=3V$$