

Esercizio 1

Si assuma inizialmente l'amplificatore operazionale ideale.

- a) Calcolare il trasferimento V_{out}/I_{in} a bassa frequenza (C circuito aperto).
- b) Rappresentare in un diagramma di Bode quotato l'andamento del modulo della funzione di trasferimento V_{out}/V_{in} .

Si assuma ora l'amplificatore operazionale con guadagno in continua $A_0=10^6$, frequenza del polo $f_0=50\text{Hz}$.

- c) Rappresentare in un diagramma di Bode quotato l'andamento del guadagno d'anello G_{LOOP} . Indicare inoltre l'intervallo di frequenze in cui l'amplificatore è ben reazionato.

Si consideri ora l'amplificatore alimentato con una tensione $V_{DD}=5\text{V}$ e $V_{SS}=-5\text{V}$. Sia $I_{IN}=0$ (costante) e sia V_{IN} un segnale sinusoidale con frequenza $f=50\text{kHz}$ e ampiezza A (da determinarsi).

- d) Rappresentare l'andamento temporale dell'uscita e determinare il massimo valore di A in corrispondenza al quale l'uscita non risulta limitata dalle alimentazioni.

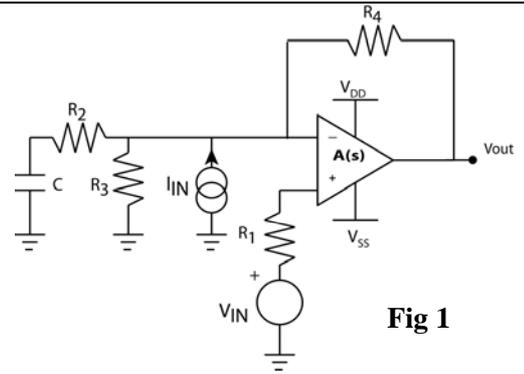


Fig 1

$$R_1=1\text{k}\Omega \quad R_4=100\text{k}\Omega \quad A_0=10^6$$

$$R_2=1.1\text{k}\Omega \quad C=20\text{nF} \quad f_0=50\text{Hz}$$

$$R_3=10\text{k}\Omega$$

Esercizio 2

- a) Si consideri il circuito rappresentato in Fig 2.a. Rappresentare in un diagramma quotato l'andamento della tensione di uscita V_{OUT} , quando in ingresso sia applicata una sinusoide di ampiezza 10V e frequenza 1kHz.

Si consideri ora il circuito rappresentato in Fig 2.b; in ingresso sia applicato il segnale V_{IN} rappresentato in Fig 2.c.

- b) Rappresentare in un diagramma quotato l'andamento temporale dell'uscita V_{OUT1} .
- c) Rappresentare in un diagramma quotato l'andamento temporale dell'uscita V_{OUT2} .

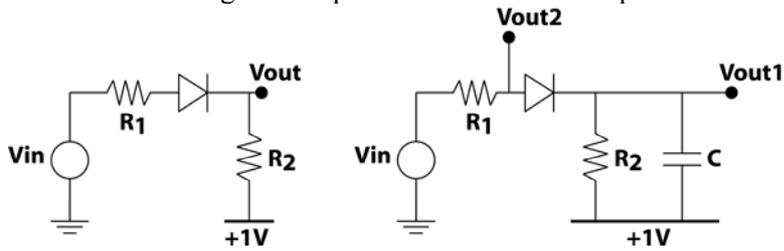


Fig 2

(a)

(b)

$$R_1=1\text{k}\Omega \quad R_2=3\text{k}\Omega \quad C=150\text{pF}$$

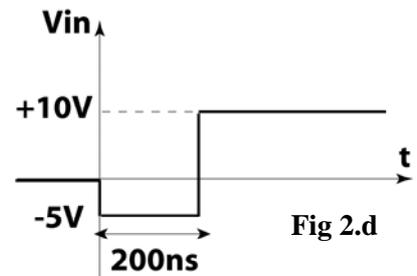


Fig 2.d

(c)

Esercizio 3

Si consideri il circuito mostrato nella Fig. 3-a.

- a) Determinare il valore di R_s affinché la tensione V_{out} sia 2V (si consideri $V_{IN}=0\text{V}$ e C circuito aperto). Calcolare inoltre la polarizzazione del circuito (tensione su tutti i nodi e corrente in tutti i rami).
- b) Tracciare il diagramma di Bode del modulo del guadagno di piccolo segnale $G(s)=V_{out}/V_{in}$.
- c) Tracciare in un diagramma quotato l'andamento della tensione V_G e della tensione di uscita V_{out} quando l'ingresso V_{in} ha l'andamento di Fig. 3-b.

$$R_1=100\text{ k}\Omega \quad R_L=50\text{k}\Omega \quad C=1\text{nF} \quad I_0=80\mu\text{A} \quad V_T=1.5\text{V} \quad k=400\mu\text{A}/\text{V}^2$$

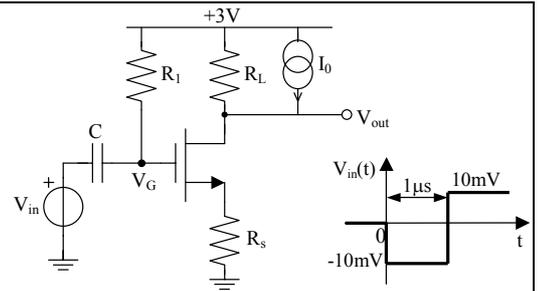


Fig. 3-a

Fig. 3-b

Esercizio 4

Le porte logiche del circuito mostrato nella Fig. 4-a sono realizzate in tecnologia CMOS ed alimentate a 5V, ed hanno un tempo di propagazione $t_{pAND}=5\text{ns}$ e $t_{pNAND}=8\text{ns}$. Ciascun ingresso delle porte logiche presenta una capacità verso massa C_{IN} .

- a) Scrivere la tabella della verità del circuito.
- b) Determinare il ritardo di propagazione del circuito per la transizione $A=1, B=0 \rightarrow A=1, B=1$ e per la transizione $A=1, B=1 \rightarrow A=0, B=0$
- c) Sia A=1 e B abbia l'andamento periodico mostrato in Fig. 4-b. Calcolare la potenza dissipata da ciascuna porta logica.

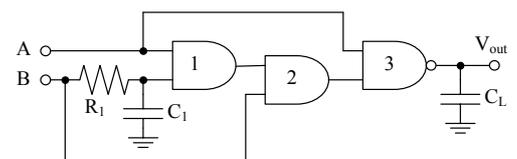


Fig 4-a

$$C_{IN}=1\text{pF} \quad C_L=5\text{pF}$$

$$C_1=10\text{pF} \quad R_1=5\text{k}\Omega$$

Fig 4-b

