

Esercizio 1

Si consideri il circuito in figura 1.

- a) Determinare il trasferimento ideale $T_{ID}(s)=V_{OUT}/I_{IN}$ e rappresentarne l'andamento in un diagramma di Bode quotato.
- b) Rappresentare in un diagramma di Bode quotato l'andamento del guadagno d'anello G_{LOOP} . Indicare inoltre l'intervallo di frequenze in cui l'amplificatore è ben reazionato.

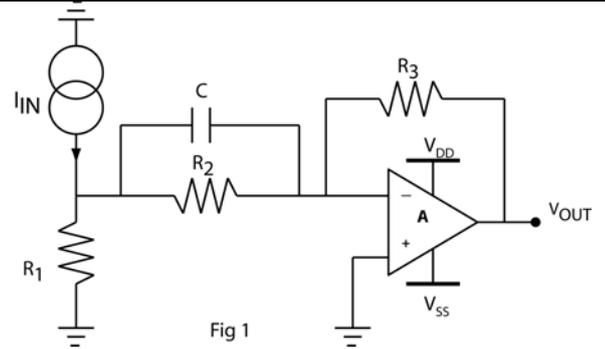


Fig 1

- c) Studiare l'effetto delle correnti di bias sull'uscita V_{OUT} .

Si consideri ora l'amplificatore alimentato con una tensione $V_{DD}=10V$ e $V_{SS}=-10V$. Sia I_{IN} segnale sinusoidale con frequenza $f=100kHz$ e ampiezza A . L'amplificatore sia inoltre caratterizzato da un limite di slew rate $SR=1V/\mu s$.

- d) Rappresentare l'andamento temporale qualitativo dell'uscita nel caso in cui sia $A=1\mu A$ e nel caso in cui sia invece $A=50\mu A$.

$R_1=1k\Omega$ $R_3=100k\Omega$ $A_0=10^6$ $I_{bias}=1\mu A$
 $R_2=9k\Omega$ $C=10nF$ $f_0=100 Hz$ $SR=1V/\mu s$

Esercizio 2

Si consideri il circuito mostrato in **Fig. 2.a** a cui è applicato in ingresso un segnale sinusoidale con ampiezza 10V e frequenza 10kHz.

- a) Tracciare in un diagramma quotato l'andamento della tensione di uscita V_{out} . Precisare inoltre in corrispondenza di quale valore della tensione di ingresso il diodo si accende/spegne.
- b) Tracciare in un diagramma quotato l'andamento della corrente che scorre nella resistenza R_2 e della corrente che scorre nel diodo.

Si consideri ora il circuito di **Fig. 2.b** in cui si è aggiunto un condensatore C . L'ingresso $V_{in}(t)$ abbia l'andamento temporale di **Fig. 2.c**

- c) Tracciare in un diagramma quotato il nuovo andamento temporale della tensione V_{out} .

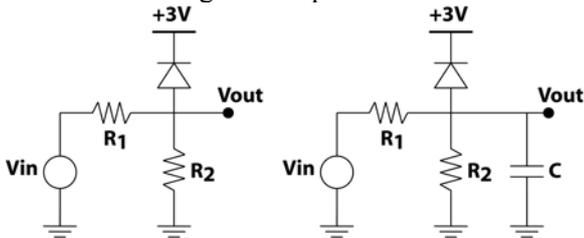


Fig 2:

(a)

(b)

(c)

$R_1=1k\Omega$
 $R_2=3k\Omega$
 $C=100nF$

Esercizio 3

Si consideri il circuito mostrato nella **Fig. 3**.

- a) Sia $V_{in}=0$. Determinare la polarizzazione del circuito (tensione su tutti i nodi e corrente in tutti i rami).
- b) Calcolare il guadagno di piccolo segnale V_u/V_{in} a bassa frequenza (C circuito aperto).
- c) Tracciare il diagramma di Bode del modulo del trasferimento V_u/V_{in} .

$R_1=50 k\Omega$ $R_2=450 k\Omega$ $C=10pF$ $V_T=0.8V$
 $R_3=500 k\Omega$ $R_4=125k\Omega$ $k=250\mu A/V^2$

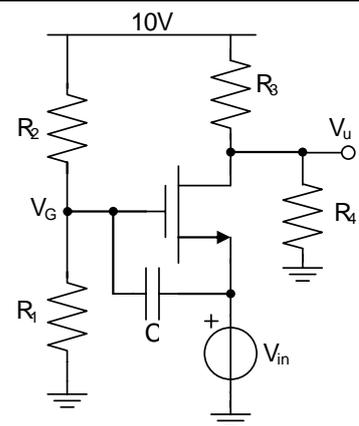


Fig. 3

Esercizio 4

Le porte logiche del circuito mostrato nella **Fig. 4** sono realizzate in tecnologia CMOS, sono alimentate a 5V ed hanno un tempo di propagazione $t_p=3ns$.

- a) Scrivere la tabella della verità del circuito.
- b) Stimare il ritardo di propagazione del circuito quando avviene la transizione $A=0, B=0 \rightarrow A=0, B=1$ e rappresentare in un diagramma quotato l'andamento dell'uscita di ciascuna porta logica e della tensione di uscita Out.

$C=10pF$ $V_{Tn}=|V_{Tp}|=1V$
 $t_p=3ns$ $k_n=k_p=100\mu A/V^2$

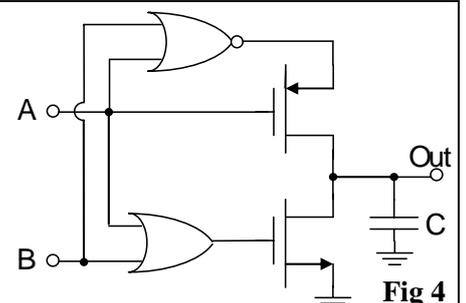


Fig 4