

**Esercizio 1**

Si assuma inizialmente l'amplificatore operazionale ideale.

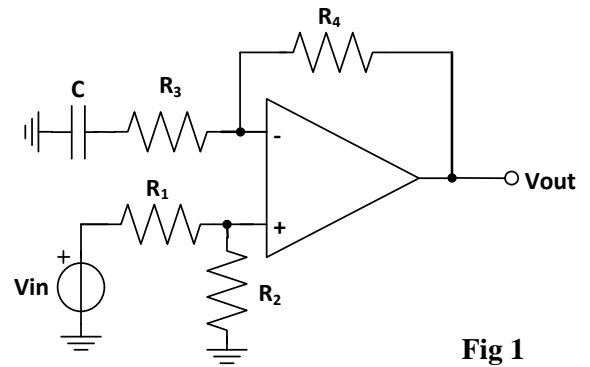
- a) Calcolare la tensione  $V_{out}$  quando l'ingresso  $V_{in}$  è costante a 3V.
- b) Tracciare il diagramma di Bode del trasferimento  $V_{out}/V_{in}$ .

Si assuma ora l'amplificatore operazionale con guadagno in continua  $A_0=10^3$  e frequenza del polo  $f_0=10kHz$ .

- c) Calcolare nuovamente la tensione di uscita con ingresso pari a 3V.
- d) Rappresentare in un diagramma di Bode quotato l'andamento del guadagno d'anello  $G_{LOOP}$ . Indicare inoltre l'intervallo di frequenze in cui l'amplificatore è ben reazionato.

$$R_1=10k\Omega \quad R_2=5k\Omega \quad R_3=1k\Omega \quad R_4=50k\Omega$$

$$C=100nF \quad A_0=10^3 \quad f_0=10kHz$$

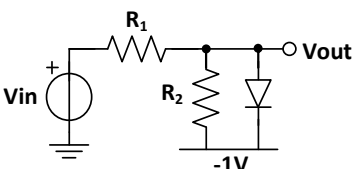


**Fig 1**

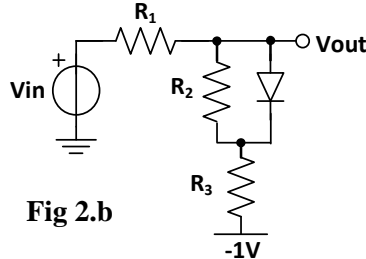
**Esercizio 2**

Si consideri il circuito mostrato nella **Fig. 2.a** a cui è applicato un segnale sinusoidale ampio 5V e di frequenza 1kHz:  $V_{in}(t)=5V \cdot \sin(2\pi \cdot 1kHz \cdot t)$ .

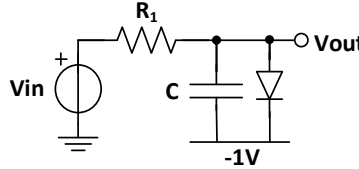
- a) Tracciare in un diagramma quotato l'andamento della tensione di uscita  $V_{out}$ .
- b) Allo schema di **Fig. 2.a** si aggiunga la resistenza  $R_3$  in serie a  $R_2$  e al diodo come mostrato nella **Fig. 2.b**. Tracciare in un diagramma quotato il nuovo andamento della tensione di uscita  $V_{out}$ .
- c) Allo schema di **Fig. 2.a** si sostituisca alla resistenza  $R_2$  un condensatore (**Fig. 2.c**). Tracciare in un diagramma quotato l'andamento della tensione di uscita  $V_{out}$  quando in ingresso è applicata la forma d'onda riportata nella **Fig. 2.d**.



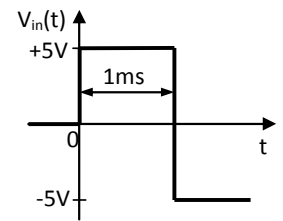
**Fig 2.a**



**Fig 2.b**



**Fig 2.c**



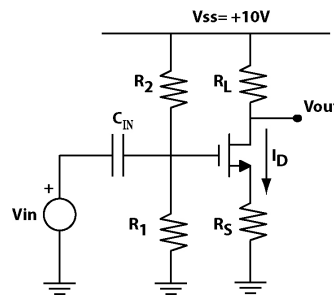
**Fig 2.d**

$$R_1=10k\Omega \quad R_2=10k\Omega \quad R_3=5Nk\Omega \quad C=5nF$$

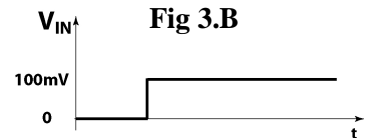
**Esercizio 3**

Si consideri il circuito mostrato in **Fig. 3.A**.

- a) Determinare il valore della resistenza  $R_S$  in modo tale che nel transistor scorra una corrente  $I_D=250\mu A$ . Calcolare inoltre la polarizzazione del circuito. (Si assuma  $C_{IN}$  circuito aperto).
- b) Calcolare il guadagno di piccolo segnale  $V_{OUT}/V_{IN}$  a media frequenza ( $C_{IN}$  corto circuito)
- c) Tracciare il diagramma di Bode quotato del modulo del guadagno  $G(s)=V_{OUT}/V_{IN}$ .
- d) Si assuma per  $V_{IN}$  l'andamento in **Fig. 3.B**; rappresentare in un diagramma quotato il corrispondente andamento temporale di  $V_{OUT}$ .



**Fig 3.A**



$$R_1=40k\Omega \quad C_{IN}=1nF$$

$$R_2=60k\Omega \quad k_n=40\mu A/V^2$$

$$R_L=16k\Omega \quad V_{Tn}=0.5V$$

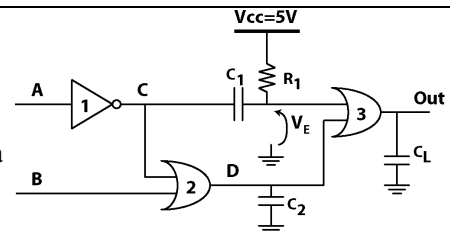
$$I_D=250\mu A$$

**Esercizio 4**

Le porte logiche del circuito mostrato nella **Fig. 4.a** sono realizzate in tecnologia CMOS ed alimentate a 5V. Ciascuna porta è caratterizzata da un ritardo di propagazione  $t_p$ .

- a) Scrivere la tabella della verità per i nodi C, D, Out.
- b) Sia  $B=0$  ed A abbia l'andamento mostrato in **Fig. 4.b**. Riportare in un diagramma quotato l'andamento temporale dei segnali C, D,  $V_E$  ed Out.
- c) Sia  $B=0$  ed A un'onda quadra con frequenza  $f_A=1MHz$ . Calcolare la potenza dissipata dalle porte logiche 2 e 3.
- d) Sia  $B=1$  ed A un'onda quadra con frequenza  $f_A=10MHz$ . Calcolare la potenza dissipata dalle porte logiche 2 e 3.

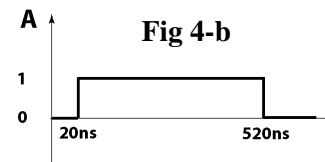
**Fig 4-a**



$$R_1=10k\Omega \quad C_L=20pF$$

$$C_1=8pF \quad t_p=10ns$$

$$C_2=1pF$$



**Fig 4-b**