

## 3.4 IL TRANSISTORE MOSFET

### 3.4.1 Principio di funzionamento

Il funzionamento di un transistor MOSFET (*Metal Oxide Semiconductor Field Effect Transistor*) può essere illustrato facendo riferimento alla schematica struttura di un dispositivo a canale  $n$ , riportata nella Fig.3.7. Il dispositivo è realizzato sulla superficie di un semiconduttore drogato  $p$  (substrato) ed è caratterizzato da due contatti  $n$  (Source e Drain) tra i quali è posto uno strato di dielettrico isolante (normalmente ossido di silicio) ricoperto da un contatto metallico detto di Gate. Per semplicità supponiamo che nell'ossido non vi siano cariche elettriche e che il substrato sia tenuto allo stesso potenziale del contatto di Source, entrambi a massa. I due contatti  $n$  di Source e Drain risultano isolati elettricamente tra loro. Infatti anche se venisse applicato un potenziale positivo all'elettrodo D la giunzione  $pn$  tra Drain e substrato si polarizzerebbe inversamente ( $V_S=V_{SUB}=V_G=0$  e  $V_D>0$ ) e tra i due contatti  $n$  fluirebbe solo la debolissima corrente inversa dovuta ai pochi elettroni minoritari presenti nel substrato.

Il funzionamento del dispositivo si fonda sulla possibilità di variare, agendo sul potenziale del Gate, la concentrazione degli elettroni liberi presenti tra i due contatti  $n$  sotto l'ossido. Se infatti si aumenta il potenziale del Gate, si crea un campo elettrico verticale tra Gate e substrato (da cui la classificazione del dispositivo come FET) che allontana le lacune verso il substrato e richiama gli elettroni minoritari verso la superficie. L'arretramento delle lacune determina una zona svuotata di portatori maggioritari nella regione sotto l'ossido che si estende tanto più dalla superficie verso l'interno quanto più è alto il potenziale applicato al Gate. Contemporaneamente si ha un aumento della concentrazione degli elettroni sotto l'ossido che creano un cammino sempre più conduttivo (canale) tra Source e Drain. I due terminali cessano di essere isolati elettricamente e se si applica un potenziale positivo  $V_D$  al Drain, tra i due contatti passa corrente. Aumentando ulteriormente la polarizzazione positiva del Gate, la concentrazione superficiale di elettroni aumenta. Si intuisce quindi come il potenziale di Gate possa agire come variabile di controllo della corrente che fluisce tra i terminali di Source e Drain.

Il raggiungimento della completa formazione di un canale conduttivo tra Source e Drain è solitamente identificato con la condizione per cui la concentrazione di elettroni giunge ad eguagliare la concentrazione delle lacune maggioritarie nel substrato neutro. Il valore della tensione  $V_{GS}$  per cui si raggiunge questa condizione è detto **tensione di soglia**,  $V_T$  e la relazione  $V_{GS}=V_T$  è nota come **condizione di inversione**. Per  $V_{GS}<V_T$  i contatti di Source e Drain sono considerati in prima approssimazione elettricamente isolati. Si parla di *inversione* per sottolineare che i portatori che garantiscono la conducibilità dello strato superficiale sono di polarità opposta ai portatori maggioritari del semiconduttore (lacune). Si noti che tra il canale conduttivo di elettroni accumulati in superficie ed il substrato neutro si

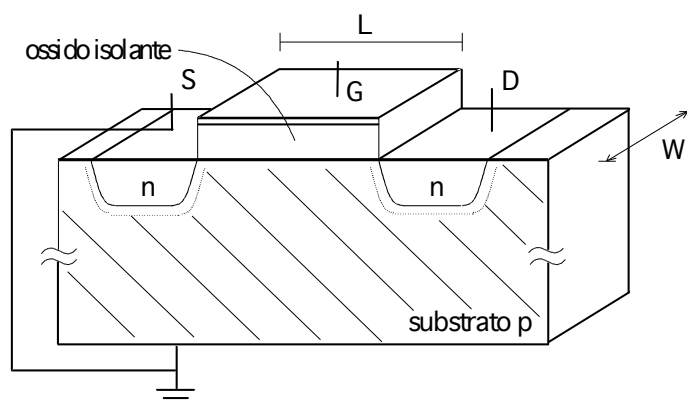
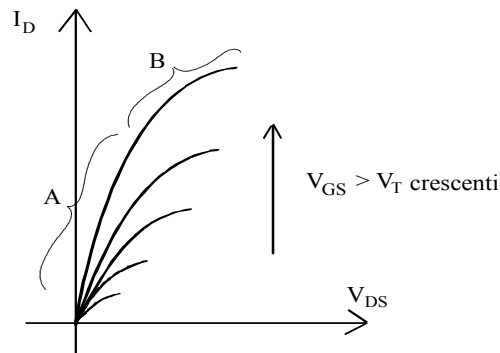


Fig. 3.7 Struttura schematica del MOSFET prototipo a canale n.



**Fig. 3.8** Curve caratteristiche di un MOSFET a canale n nella zona ohmica.

ha una zona svuotata. Quindi c'è completo isolamento elettrico tra i portatori mobili in superficie e quelli maggioritari (lacune) del substrato.

Lo strato di cariche mobili nel canale e l'elettrodo di Gate formano le armature di un condensatore, il cui dielettrico è l'ossido. Un'analisi dettagliata del sistema metallo-ossido-semiconduttore mostrerebbe come, all'aumentare della tensione di Gate oltre il valore di soglia, la tensione in eccesso ( $V_{GS} - V_T$ ) vada a cadere quasi interamente ai capi dell'ossido, per cui la concentrazione di carica nel canale per unità di area cresce linearmente con la tensione secondo la relazione:

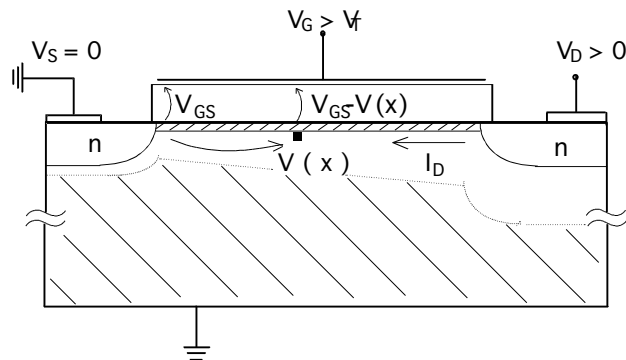
$$Q'_n = C'_{ox} (V_{GS} - V_T) \quad (3.6)$$

e corrispondentemente la resistenza di canale tra Source e Drain vale:

$$R = \frac{L}{W \mu_n Q'_n} \quad (3.7)$$

dove L e W sono rispettivamente la lunghezza (lungo la direzione di moto dei portatori) e la larghezza del canale e  $\mu_n$  è la mobilità degli elettroni. Al variare della tensione di Gate, in accordo con la (3.6), la carica di canale può essere aumentata o diminuita e corrispondentemente può essere modulata la resistenza del canale.

Si è detto che applicando una tensione positiva al Drain, nel canale fluisce una corrente tanto maggiore quanto più è alta la concentrazione superficiale di elettroni. Se  $V_{GS} > V_T$  e  $V_{DS} > 0$ , la corrente nel dispositivo varia secondo la famiglia di curve caratteristiche

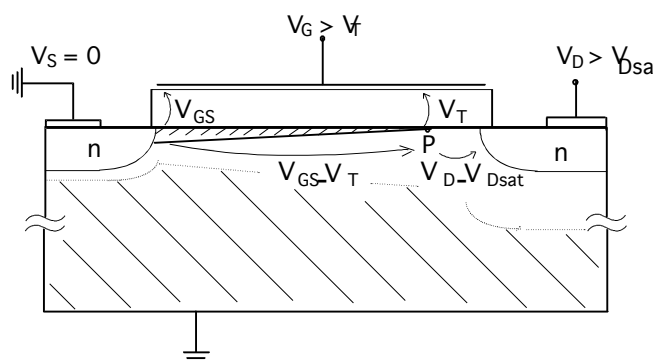


**Fig. 3.9** Distribuzione delle cadute di tensione lungo il canale di un nMOSFET nella zona ohmica.

mostrate nella Fig.3.8. Per piccole tensioni  $V_{DS}$  (tratto A della caratteristica) la crescita della corrente è praticamente lineare perché la conducibilità del canale è praticamente costante lungo tutta la sua estensione. Questa regione di funzionamento è detta **zona ohmica del MOSFET**. Quando però si aumenta ulteriormente il potenziale del Drain, l'ulteriore aumento della corrente circolante segue una legge meno che lineare (tratto B della caratteristica). Infatti, la caduta di potenziale lungo il canale determinata dal passaggio della corrente fa diminuire la tensione ai capi dell'ossido man mano che ci si sposta verso il Drain. La Fig.3.9 illustra la caduta di potenziale ad una generica distanza  $x$  dal Source. La tensione che cade ai capi dell'ossido in eccesso rispetto al valore minimo,  $V_T$ , è ridotta al valore  $[V_{GS}-V(x)]-V_T$  dove  $V(x)$  è la caduta nel canale. Quindi, in accordo con la (3.6), la carica nel canale diminuisce procedendo dal Source verso il Drain e raggiunge il suo minimo all'estremità del canale adiacente al Drain. Questa diminuzione fa sì che, aumentando la tensione  $V_{DS}$ , la resistenza media del canale aumenti e che la corrente tenda ad aumentare meno che proporzionalmente con  $V_{DS}$ . La caduta di potenziale totale ai capi del canale è pari a  $V_{DS}$ .

Aumentando ulteriormente  $V_{DS}$  si arriva alla situazione in cui il potenziale tra Gate e Drain non è più sufficiente per avere canale conduttivo all'estremo verso il Drain. Ciò accade quando la caduta di potenziale ai capi dell'ossido all'estremo di Drain diventa pari a  $V_T$ , cioè quando  $V_G - V_D = V_T$ . In questa situazione, detta condizione di **pinch-off**, la tensione ai capi del canale conduttivo vale esattamente  $(V_{GS} - V_T)$  ed il rapporto tra  $(V_{GS} - V_T)$  e la resistenza del canale determina la corrente  $I_D$  che fluisce tra Source e Drain. La tensione tra Drain e Source per cui si ha il **pinch-off** è detta tensione di saturazione,  $V_{Dsat} = V_{GS} - V_T$ . Si noti che il **pinch-off** del canale conduttivo non impedisce il passaggio della corrente. Infatti gli elettroni che giungono nel punto P continuano ad essere accelerati verso il Drain da una differenza di potenziale.

Per  $V_{DS} > V_{Dsat}$  si dice che il transistor opera in **saturazione**. All'aumentare di  $V_{DS}$ , ai capi del canale conduttivo (tra Source ed il punto P) si ha sempre la caduta fissa di tensione esattamente pari a  $(V_{GS} - V_T)$  (è la tensione minima ai capi dell'ossido per invertire il canale), mentre la tensione di Drain in eccesso  $V_{DS} - V_{Dsat}$  va a cadere tra il punto P ed il morsetto di Drain determinando eventualmente un allargamento locale della regione svuotata. La corrente che fluisce nel transistor in condizioni di saturazione rimane quindi pressoché costante all'aumentare di  $V_{DS}$  ed è sempre data dal rapporto tra  $(V_{GS} - V_T)$  e la resistenza di canale, entrambi pressoché costanti (curva caratteristica della Fig.3.11a). Purtroppo si indica con lo stesso termine di **saturazione** due condizioni di funzionamento nel BJT e nel FET completamente diverse, corrispondenti a due tratti diversi delle relative curve caratteristiche. Nei FET la saturazione corrisponde al tratto di curva caratteristica in cui la corrente di Drain non varia più il suo valore (è saturata) nonostante la variazione della tensione di Drain. È questa la zona di funzionamento di maggior interesse per le applicazioni circuitali analogiche lineari. Nei BJT, come si è visto, la saturazione corrisponde ad un accumulo eccessivo



**Fig. 3.10** Distribuzione delle cadute di tensione lungo il canale di un MOSFET in saturazione.

(saturazione) di portatori nella Base provenienti anche dal Collettore.

Consideriamo ora cosa accade aumentando la tensione  $V_{GS}$  ma lasciando  $V_{DS}$  ad un valore superiore a  $V_{Dsat}$ . L'aumento del potenziale di Gate determina due effetti: l'aumento della tensione ai capi del canale e l'aumento della carica nel canale. Infatti, con il dispositivo in saturazione, la differenza di potenziale tra l'elettrodo di Gate ed il punto P rimane sempre pari a  $V_T$  e quindi ogni variazione del potenziale sul Gate si trasmette rigidamente come una identica variazione del potenziale del punto P. In definitiva, attraverso un morsetto esterno (il Gate), si riesce a controllare il potenziale di un punto interno del dispositivo (il punto P) e conseguentemente il valore della tensione ai capi della resistenza del canale. In aggiunta a questo, quando si aumenta il potenziale di Gate, aumenta anche la carica laddove c'è canale, facendone diminuire la resistenza. La combinazione dei due effetti determina un aumento di  $I_D$  proporzionale al quadrato della tensione ( $V_{GS}-V_T$ ), secondo la relazione:

$$I_D = \frac{1}{2} \mu \cdot C_{ox}' \frac{W}{L} (V_{GS} - V_T)^2 = k(V_{GS} - V_T)^2 \quad (3.8)$$

dove il parametro di proporzionalità  $k$  ha le dimensioni  $[A/V^2]$ . La (3.8) è la relazione da usare per valutare la corrente in un MOSFET in saturazione.

Da ultimo si noti che il funzionamento del MOSFET, come di tutti gli altri FET che saranno illustrati nel seguito, è legato al trasporto dei portatori *maggioritari* di un canale conduttivo e non a quello dei portatori *minoritari* (nel transistor *npn* gli elettroni nella Base) come nel BJT.